

1 (1 punto) Sea un computador con una CPU de 32 bits con un sistema de interrupciones de 3 niveles de prioridad (Alto, Medio y Bajo) que permite anidamiento e inhibición selectiva y realiza la identificación mediante vectorización. Indique y justifique qué señales de control son necesarias y cuántos bits requiere la máscara de interrupciones.

SOLUCIÓN

Se necesitan 3 líneas distintas de petición de interrupción para poder distinguir entre las peticiones de distintas prioridades: \overline{INT}_1 , \overline{INT}_2 e \overline{INT}_3

Asimismo, se necesitan 3 líneas distintas de reconocimiento de interrupción para poder indicar el nivel de la interrupción que se está reconociendo y temporizar los ciclos de bus de reconocimiento de interrupción: \overline{INTA}_1 , \overline{INTA}_2 e \overline{INTA}_3

Con 2 bits de máscara de interrupciones se pueden codificar los 4 estados necesarios: no interrupción (00), nivel bajo (01), nivel medio (10) y nivel alto (11).

2 (1 punto) Para el mismo computador de la pregunta anterior, detalle las acciones que se deben realizar en la secuencia de reconocimiento de interrupciones si la dirección de comienzo de la rutina de tratamiento de interrupción la obtiene mediante direccionamiento relativo al registro base de la tabla de vectores.

SOLUCIÓN

Llamando RBTV al registro base de la tabla de vectores, una posible secuencia de reconocimiento de interrupciones podría ser:

```

FETCH: Si  $(i = \max(\overline{INT}_j), \forall j) \wedge (i > RE.MI)$  entonces:
    [SP--]  $\leftarrow$  PC
    [SP--]  $\leftarrow$  RE
    RE.MI  $\leftarrow$  i (Establecer la nueva máscara de interrupciones)
    RE.S  $\leftarrow$  1 (Cambiar a modo privilegiado)
    Ciclo de bus de reconocimiento de interrupciones:
        (activación  $\overline{INTA}_i$ ) DR  $\leftarrow$  Vector
        PC  $\leftarrow$  [DR $\times$ 4 + RBTV]
    ir a fetch
Si no
    ir a fetch
  
```

1. Guardar PC y RE
2. Actualizar máscara
3. Base vector
4. Fetch

3 (1 punto) Suponiendo que la duración de la secuencia de reconocimiento de interrupciones está determinada por los ciclos de bus, calcule dicha duración, considerando además que un acceso a memoria dura 2 ns y un acceso a direcciones de entrada/salida 4 ns.

SOLUCIÓN

En la secuencia de reconocimiento hay 4 ciclos de bus. De los cuales 3 son accesos a memoria para salvaguardar el PC y el RE en la pila y para leer la dirección de comienzo de la rutina de tratamiento de interrupción de la tabla de vectores. El otro ciclo de bus es para leer el vector de interrupción del dispositivo de entrada/salida.

De este modo, la secuencia de reconocimiento de interrupciones dura: $3 \times 2 \text{ ns} + 4 \text{ ns} = 10 \text{ ns}$

4 La capacidad de procesamiento de este computador es de 1.000 MIPS y entre sus dispositivos de entrada/salida hay una conexión a red Ethernet con las siguientes características:

- Velocidad de transmisión de 1 Gigabit por segundo (10^9 bits/s).
- Buffer de 2 registros de datos de 32 bits.

El módulo de E/S de la red Ethernet opera mediante interrupciones, de modo que las rutinas de inicio y fin de una operación de E/S constan de 110 y de 75 instrucciones respectivamente.

a) (1 punto) Si únicamente la red Ethernet opera por interrupciones, determine el máximo número de instrucciones que puede ejecutar la rutina de tratamiento de sus interrupciones.

b) (1 punto) Considerando ahora que la rutina de tratamiento de las interrupciones consta de 30 instrucciones, calcule cuánto tiempo de CPU se ocupa para la transmisión de un bloque de 1 KB.

SOLUCIÓN

Como la CPU es capaz de ejecutar 1.000 MIPS, cada instrucción se ejecuta en 1 ns. Como la SRI dura 10 ns es equivalente a la ejecución de 10 instrucciones.

a) Se calcula el tiempo o periodo entre dos interrupciones sucesivas.

$$T_{inter} = \frac{2 \cdot 32 \text{ b}}{10^9 \text{ b/s}} = 64 \text{ ns}$$

Atender a una interrupción supone la ejecución de la SRI y la RTI: $10 + x = 64 \text{ ns} \rightarrow x = 54 \text{ ns}$. Luego la rutina de tratamiento de interrupciones podría ejecutar un máximo de 54 instrucciones.

b) La CPU está ocupada mientras ejecuta la rutina de inicio y durante el tiempo de atención a las interrupciones, la última de las cuales incluye la ejecución de la rutina de finalización.

$$T_{cpu} = T_{RI} + N_{inter} \times T_{inter} + T_{fin} = 110 \text{ ns} + \frac{1 \text{ KB}}{2 \cdot 4 \text{ B}} \times (10 + 30) \text{ ns} + 75 \text{ ns} = 5.305 \text{ ns}$$

5 Este computador dispone, además de la red Ethernet, de una unidad de disco duro con las siguientes características:

- Velocidad de transferencia: $40 \cdot 10^6 \text{ bytes/s}$.
- Tiempo medio de acceso: 4 ms.
- Registro de datos de 32 bits.
- Tamaño del sector: 512 bytes.
- Las rutinas de inicio y fin de una operación de E/S para la transferencia de un bloque de datos constan de 150 y de 100 instrucciones respectivamente.
- Operación por acceso directo a memoria (DMA).
- El protocolo de concesión y liberación de los buses dura 4 ns.
- El ciclo de acceso a memoria tiene una duración de 2 ns.

A partir del instante $t=0$, se lee un fichero de 10 KB de la unidad de disco y, a medida que van estando disponibles sus datos, se transmiten simultáneamente por la red Ethernet en bloques de 1 KB.

a) (1 punto) Justifique a qué líneas de petición de interrupción conectaría cada uno de los dos periféricos.

b) (1 punto) Si ambos dispositivos operan simultáneamente, determine el máximo número de instrucciones que puede ejecutar la rutina de tratamiento de interrupciones de la red Ethernet.

c) (2 puntos) Calcule en qué instante terminan las operaciones para la lectura y transmisión del fichero.

d) (1 punto) Considerando de nuevo que la rutina de tratamiento de las interrupciones de la red Ethernet consta de 30 instrucciones, calcule qué porcentaje de tiempo queda libre para la CPU durante dichas operaciones.

SOLUCIÓN

a) Ha de tener mayor prioridad la red puesto que el disco opera mediante DMA. Así que se podría conectar la línea de petición de alta prioridad y el disco a la de baja prioridad.

b) Ahora entre dos interrupciones consecutivas de la red podrá haber robos de ciclos del disco.

$$T_{DMA} = \frac{32 \text{ b}}{40 \cdot 10^6 \text{ B/s} \cdot 8 \text{ b/B}} = 100 \text{ ns}$$

Es decir, entre dos interrupciones consecutivas del disco podrá haber como máximo un único robo de ciclo. Cada robo de ciclo tiene una duración de: $4 \text{ ns} + 2 \text{ ns} = 6 \text{ ns}$. De este modo, el tiempo para atender una interrupción se reduce a: $64 \text{ ns} - 6 \text{ ns} = 58 \text{ ns} \rightarrow 58 \text{ instrucciones}$. Así quedan para la ejecución de la SRI y la RTI: $10 + x = 58 \text{ instrucciones} \rightarrow x = 48 \text{ instrucciones}$.

c) Se calculan los tiempos de una operación del disco y de la red Ethernet:

$$T_{Eth} = T_{RI} + T_{tran} + T_{última-RTI} = 110 \text{ ns} + \frac{1.024 \text{ B} \cdot 8 \text{ b/B}}{10^9 \text{ b/s}} + (10 + 30 + 75) \text{ ns} = 8.417 \text{ ns}$$

$$T_{HD} = T_{RI} + T_{acc} + T_{tran} + T_{última-DMA} + T_{RTI} = 150 \text{ ns} + 4 \cdot 10^6 \text{ ns} + \frac{512 \text{ B}}{40 \cdot 10^6 \text{ B/s}} + 6 \text{ ns} + (10 + 100) \text{ ns} = 4.013.066 \text{ ns}$$

La transmisión del fichero supone las lecturas de los 20 sectores y el envío del último bloque por la red:

$$T_{total} = 20 \times T_{HD} + T_{Eth} = 20 \times 4.013.066 \text{ ns} + 8.417 \text{ ns} = 80.269.737 \text{ ns}$$

d) El tiempo de CPU que se ocupa para una operación de la red ya ha sido calculado, queda calcularlo para una operación del disco:

$$T_{CPU-HD} = T_{RI} + N_{DMA} \times T_{DMA} + T_{RTI} = 110 \text{ ns} + \frac{512 \text{ B}}{4 \text{ B}} \times 6 \text{ ns} + (10 + 100) \text{ ns} = 988 \text{ ns}$$

Así el tiempo total consumido de CPU es:

$$T_{total-CPU} = 20 \times T_{HD} + 10 \times T_{Eth} = 20 \times 988 \text{ ns} + 10 \times 5.305 \text{ ns} = 72.810 \text{ ns}$$

Y el porcentaje de tiempo de CPU libre:

$$\%CPU_{libre} = \frac{T_{total} - T_{total-CPU}}{T_{total}} \times 100 = \frac{80.269.737 \text{ ns} - 72.810 \text{ ns}}{80.269.737 \text{ ns}} \times 100 = 99,91 \%$$

1 (2 puntos) Sea un computador que tiene las siguientes señales de control: \overline{RD} , \overline{WR} , \overline{MREQ} , \overline{INT} e \overline{INTA} . Conteste **razonadamente** a las siguientes cuestiones:

- ¿Cuántos mapas de direcciones tiene y qué instrucciones debe usar para leer y escribir en los registros de E/S?
- ¿Qué técnicas se pueden usar para realizar las operaciones de E/S en este computador?
- Con respecto a las interrupciones en este computador, indique qué métodos de identificación de los dispositivos se pueden usar y si es posible realizar un anidamiento de rutinas de servicio de interrupción.

SOLUCIÓN

a) Como sólo dispone de una señal \overline{MREQ} para indicar el comienzo de un ciclo de bus, sólo dispone de un mapa de direcciones y, por tanto, debe usar las instrucciones load y store (ld y st) para intercambiar datos con los registros de E/S.

b) E/S programada, que no precisa ninguna señal de control especial, y E/S por interrupciones, ya que cuenta con las señales \overline{INT} e \overline{INTA} .

c) Identificación por muestreo o Polling que, al realizarse por software, no precisa ninguna señal de control especial.

Identificación por vectorización mediante la que el módulo de E/S solicitante responde a la señal \overline{INTA} colocando su identificación en el bus de datos.

Como sólo dispone de una señal de petición y otra de reconocimiento, no es posible indicar el nivel de prioridad de la solicitud, requisito necesario para decidir si se atiende o no y, por tanto, no es posible la gestión del anidamiento por parte de la CPU.

2 (1 punto) ¿Cuál es el principal objetivo que se persigue con las técnicas de E/S? De acuerdo con este objetivo, ordene de menor a mayor la duración y la eficacia de las operaciones de E/S gestionadas mediante las siguientes técnicas: E/S por interrupciones, E/S programada, E/S por ráfagas de DMA, E/S por DMA con robo de ciclo aislado.

SOLUCIÓN

Con el desarrollo de las técnicas de E/S no se pretende reducir la duración de las operaciones de E/S que, prácticamente en su totalidad, depende exclusivamente de los periféricos.

El principal objetivo que se persigue es conseguir el mejor aprovechamiento posible de la CPU para realizar trabajo útil durante la realización de las operaciones de E/S. El máximo aprovechamiento se consigue con la técnica de E/S por ráfagas de DMA.

- Duración (las diferencias no son significativas):

E/S programada, E/S por interrupciones, E/S por DMA con robo de ciclo aislado, E/S por ráfagas de DMA.

- Eficacia:

E/S programada, E/S por interrupciones, E/S por DMA con robo de ciclo aislado, E/S por ráfagas de DMA.

La coincidencia en ambos ordenamientos es casual.

3 Sea un computador con una CPU de 32 bits, capaz de ejecutar 1.000 MIPS y con un sistema de interrupciones de varios niveles de prioridad que permite anidamiento e inhibición selectiva y cuya secuencia de reconocimiento de interrupciones (SRI) tiene una duración equivalente a 10 instrucciones.

a) Este computador tiene conectado una unidad de disco duro con las siguientes características:

- Velocidad de transferencia: $40 \cdot 10^6$ bytes/s.
- Tiempo medio de acceso: 4 ms.
- Registro de datos de 32 bits.
- Tamaño del sector: 512 bytes.

El módulo de E/S de la unidad de disco opera mediante interrupciones con los siguientes parámetros:

- Las rutinas de inicio y fin de una operación de E/S constan de 110 y de 75 instrucciones respectivamente.
- Su rutina de tratamiento de las interrupciones consta de 30 instrucciones.

a.1) (1 punto) Si la unidad de disco opera por interrupciones, determine cuál es el máximo número de instrucciones que puede ejecutar la CPU después de recibir una petición de interrupción y antes de atender dicha solicitud.

a.2) (2 puntos) Calcule cuánto tiempo de CPU se ocupa para una operación de E/S.

Este computador dispone también de una conexión a una red Ethernet con las siguientes características:

- Operación por ráfagas de acceso directo a memoria (DMA).
- Velocidad de transmisión de 1 Gigabit por segundo (10^9 bits/s).
- Buffer de 8 registros de datos de 32 bits.
- Las rutinas de inicio y fin de una operación de E/S para la transferencia de un bloque de datos constan de 150 y de 100 instrucciones respectivamente.
- El protocolo de concesión y liberación de los buses dura 4 ns.
- El ciclo de acceso a memoria tiene una duración de 1 ns.

b) A partir del instante $t=0$, se lee un fichero de 15 KB de la unidad de disco y, a medida que van estando disponibles sus datos, se transmiten simultáneamente por la red Ethernet en bloques de 1,5 KB.

b.1) (0,5 puntos) Justifique cuántos buffers de memoria y de qué tamaño son necesarios para poder llevar a cabo esta operación.

b.2) (0,5 puntos) Justifique cuál de los dos periféricos deberá tener más prioridad para la atención de sus interrupciones.

b.3) (1 punto) Determine cuál es el máximo número de instrucciones que puede ejecutar la CPU después de recibir una petición de interrupción del disco y antes de atender dicha solicitud.

b.4) (2 puntos) Calcule qué porcentaje de tiempo queda libre para la CPU durante la lectura y transmisión del fichero.

SOLUCIÓN

a) Como la CPU es capaz de ejecutar 1.000 MIPS, cada instrucción se ejecuta en 1 ns.

a.1) Se calcula el tiempo o periodo entre dos interrupciones sucesivas.

$$T_{inter} = \frac{4 \text{ B}}{40 \cdot 10^6 \text{ B/s}} = 100 \text{ ns}$$

Atender a una interrupción supone la ejecución de la SRI y la RTI: $10 + 30 = 40$ instrucciones $\rightarrow 40$ ns. Luego la CPU podría retrasarse 60 ns antes de atender la solicitud, es decir 60 instrucciones.

a.2) La CPU está ocupada ejecutando la rutina de inicio y el tiempo de atender las interrupciones, la última de estas interrupciones incluye la ejecución de la rutina de fin.

$$T_{cpu} = T_{RI} + N_{inter} \times T_{inter} + T_{fin} = 110 \text{ ns} + \frac{512 \text{ B}}{4 \text{ B}} \times (10 + 30) \text{ ns} + 75 \text{ ns} = 5.305 \text{ ns}$$

b) En el caso de la lectura de disco y transferencia simultanea por la red Ethernet:

b.1) Se necesitan 2 buffers de 1,5 kB: uno para el bloque que se está transmitiendo y otro para los 3 sectores de disco que se están leyendo. Nótese que aunque las operaciones del disco tienen una duración mayor que las de la red, se necesita una zona de memoria contigua para almacenar los 3 sectores posteriormente se transmitirán como un solo bloque de red.

b.2) Ha de tener mayor prioridad el disco puesto que la red opera mediante DMA.

b.3) Ahora entre dos interrupciones consecutivas del disco podrá haber robos de ciclos de la red.

$$T_{DMA} = \frac{32 B \cdot 8 b/B}{10^9 b/s} = 256 ns$$

Es decir, entre dos interrupciones consecutivas del disco podrá haber una única ráfaga de DMA que tienen una duración de: $4 ns + 8 \cdot 1 ns = 12 ns$. Luego la CPU podría retrasarse: $100 ns - 40 ns - 12 ns = 48 ns \rightarrow 48$ instrucciones.

b.4) Se calculan los tiempos de una operación del disco y de la red Ethernet:

$$T_{HD} = T_{RI} + T_{acc} + T_{tran} + T_{última-RTI} = 110 ns + 4 \cdot 10^6 ns + \frac{512 B}{40 \cdot 10^6 B/s} + (10 + 30 + 75) ns = 4.013.025 ns$$

$$T_{Eth} = T_{RI} + T_{tran} + T_{última-DMA} + T_{RTI} = 150 ns + \frac{1.536 B \cdot 8 b/B}{10^9 b/s} + 12 ns + (10 + 100) ns = 12.560 ns$$

La transmisión del fichero supone las lecturas de los 30 sectores y el envío del último bloque por la red:

$$T_{total} = 30 \times T_{HD} + T_{Eth} = 30 \times 4.013.025 ns + 12.560 ns = 120.403.310 ns$$

El tiempo de CPU que se ocupa para una operación del disco ya ha sido calculado, queda calcularlo para una operación de la red:

$$T_{CPU-Eth} = T_{RI} + N_{DMA} \times T_{DMA} + T_{RTI} = 150 ns + \frac{1.536 B}{8 \cdot 4 B} \times 12 ns + (10 + 100) ns = 836 ns$$

Así el tiempo total consumido de CPU es:

$$T_{total-CPU} = 30 \times T_{HD} + 10 \times T_{Eth} = 30 \times 5.305 ns + 10 \times 836 ns = 167.510 ns$$

Y el porcentaje de tiempo de CPU libre:

$$\%CPU_{libre} = \frac{T_{total} - T_{total-CPU}}{T_{total}} \times 100 = \frac{120.403.310 ns - 167.510 ns}{120.403.310 ns} \times 100 = 99,86 \%$$

1 (2 puntos) Sea un disco duro que transfiere datos a una velocidad de 40 MB/s, con un tiempo de acceso de 5 ms, que funciona mediante interrupciones y con un registro de datos de 64 bits. Se conectan dos discos duros de este modelo a un procesador capaz de ejecutar 1000 MIPS. Si la SRI dura 5 ns y se desea que puedan operar simultáneamente, ¿cuántas instrucciones como máximo podrá tener la RTI?

SOLUCIÓN

Tiempo entre interrupciones de cada disco:

$$\frac{64 \text{ bits}}{40 \cdot 8 \cdot 10^6 \text{ bits/s}} = 200 \text{ ns}, \text{ como son dos discos, } 100 \text{ ns}.$$

Tiempo necesario para ejecutar una instrucción:

$$\frac{1}{1000 \text{ MIPS}} \Rightarrow 1 \text{ ns por instr.}$$

Atender cada interrupción supone realizar la SRI y ejecutar la RTI, por lo que no podrá tener más de:

$$\frac{100 \text{ ns} - 5 \text{ ns}}{1 \text{ ns/instr.}} = 95 \text{ instrucciones}$$

2 (2 puntos) Sea un disco duro igual al del ejercicio anterior y una tarjeta de red que funciona mediante interrupciones y que tiene un registro de datos de 64 bits, ambos conectados a un procesador capaz de ejecutar también 1000 MIPS. Si la SRI dura 5 ns, la RTI del disco tiene 41 instrucciones y la RTI de la red tiene 50 instrucciones, calcule la velocidad máxima a la que puede operar la red para que puedan trabajar simultáneamente.

SOLUCIÓN

El tiempo empleado en atender las interrupciones del disco y de la red no puede sobrepasar el tiempo disponible. El consumo de cada interrupción viene dado por la duración de la SRI y la RTI, por lo que calculamos el número de interrupciones por segundo que genera el disco y de ahí obtenemos el número máximo de interrupciones que puede generar la red, a partir de lo que obtenemos la velocidad.

$$\frac{40 \times 8 \times 10^6 \text{ bits/s}}{64 \text{ bits}} = 5 \cdot 10^6 \text{ int/s}$$

$$5 \cdot 10^6 (5 + 41) + X (5 + 50) < 1000 \cdot 10^6$$

$$X = \frac{1000 \cdot 10^6 - 230 \cdot 10^6}{55} = 14 \cdot 10^6 \text{ int/s} \Rightarrow 896 \text{ Mbits/s}$$

3 (2 puntos) Indique en pseudocódigo los pasos que debe realizar la RTI.

SOLUCIÓN

```
RTI:  Salvar regs
      while (hay datos listos) {
          transferirlos a memoria principal
          cont --;
          dir++;
      }
      if (cont == 0)
          Finalizar la op. E/S
      Restaurar regs
      RETI
```

4 (4 puntos) Sean dos periféricos, un disco duro que transfiere datos a una velocidad de 40 MB/s, que tiene un tiempo de acceso de 5 ms y un registro de datos de 64 bits, y una tarjeta de red que transfiere datos a 1000 Mbits/s y que también tiene un registro de datos de 64 bits, ambos conectados a un procesador de 64 bits capaz de ejecutar 2000 MIPS y cuya SRI dura 4 ns.

a) Calcule el porcentaje de CPU disponible para otros procesos en la transmisión de un fichero de 32 KB del disco duro por la red, el fichero está en sectores consecutivos del disco duro. Suponga que ambos periféricos funcionan mediante interrupciones, con los siguientes datos:

- Disco: Rutina de programación 70 instrucciones, RTI 40 instrucciones con otras 20 adicionales al finalizar la operación. Bloques de 4 KB.
- Red: Rutina de programación 60 instrucciones, RTI 50 instrucciones con otras 30 adicionales al finalizar la operación. Bloques de 1 KB.

b) Calcule el porcentaje de CPU disponible para otros procesos durante la misma operación si ambos periféricos trabajasen por DMA, empleando 2 ns el protocolo de concesión y devolución de buses y 8 ns el acceso a memoria. En este caso suponga una RTI de 30 instrucciones para el disco y una de 40 para la red.

SOLUCIÓN

a) Se debe calcular el tiempo total que tarda esta operación y luego ver que porcentaje de ese tiempo implica trabajo por parte de la CPU. El tiempo total, dado que trabajan simultáneamente vendrá marcado por el periférico más lento que será el que marque el ritmo, en este caso el disco duro. Además están desfasados, es decir, primero hay que leer un bloque del disco duro antes de empezar a transmitirlo por la red.

Dado que la CPU ejecuta 2000 MIPS, cada instrucción tardará 0,5 ns. El disco leerá el fichero en 12 operaciones de E/S, cada una involucra un bloque de 4 KB, mientras que la red lo transmite mediante 32 operaciones de 1 KB cada una de ellas. El tiempo de acceso del disco sólo se considerará en el primer bloque, ya que los demás están en bloques consecutivos.

Por tanto, la lectura del primero bloque del disco duro tardará:

$$T_{prog} + T_{acceso} + T_{transf} + T_{fin}$$

$$35ns(prog.) + 5ms(acceso) + 102.400ns(transf.) + 4ns(SRI) + 30ns(RTI) = 5.102.469ns$$

donde el tiempo de transferencia viene dado por la velocidad del disco:

$$\frac{4096bytes}{40 \cdot 10^6 bytes/s} = 102.400ns$$

El resto de bloques, al quitarle el tiempo de acceso, 5 ms, será 102.469 ns.

Una vez leído el último dato del bloque, debe transferirse a memoria, por eso habrá una interrupción, con su SRI, las instrucciones de la RTI para transferir el dato a memoria y las instrucciones de finalización.

Las operaciones de la red tardarán (tiempo acceso 0 ms):

$$T_{prog} + T_{acceso} + T_{transf} + T_{fin}$$

$$30ns(prog.) + 0ms(acceso) + 8.192ns(transf.) + 4ns(SRI) + 40ns(RTI) = 8.266ns$$

donde el tiempo de transferencia viene dado por la velocidad de la red:

$$\frac{1024bytes \times 8}{1 \cdot 10^9 bits/s} = 8.192ns$$

Habrà 8 operaciones de E/S relativas al disco (32 KB / 4 KB) y 32 operaciones relativas a la red (32 KB / 1 KB). Cuando haya terminado el disco de leer el fichero quedará el último bloque pendiente de mandar a través de la red, es decir, 4 KB lo que son 4 operaciones de red. El tiempo total será:

$$5ms(acceso) + 8op.E/S_{disco} \times 102.469ns + 4op.E/S_{red} \times 8.266ns = 5.852.816ns$$

El tiempo que está ocupada la CPU durante cada operación de E/S mediante interrupciones es:

$$t_{prog} + n^{o}int \times (t_{SRI} + t_{RTI}) + t_{fin}$$

En el caso del disco es:

$$35ns(prog) + \frac{4096}{8bytes/int} \times [4ns(SRI) + 20ns(RTI)] + 10ns(fin) = 12.333ns$$

En el caso de la red es:

$$30ns(prog) + \frac{1024}{8bytes/int} \times [4ns(SRI) + 25ns(RTI)] + 15ns(fin) = 3.757ns$$

Por lo que el tiempo total que está ocupada la CPU es:

$$8 \times t_{CPUdisco} + 32 \times t_{CPUred} = 8 \times 12.333ns + 32 \times 3.757ns = 218.888ns$$

El porcentaje de ocupación es:

$$\frac{218.888ns}{5.852.816ns} = 3.74\%$$

b) El caso del DMA la duración de la operación cambia levemente, en la finalización, hay que hacer la última transferencia a memoria y luego avisar mediante una interrupción (SRI + RTI). Por tanto, las operaciones del disco durarán:

$$T_{prog} + T_{acceso} + T_{transf} + T_{ultimorobo} + T_{fin} \\ 35ns(prog.) + 5ms(acceso) + 102.400ns(transf.) + (1ns + 8ns + 1ns)(robo) + 4ns(SRI) + 15ns(RTI) = 5.102.464ns$$

El resto de bloques, al quitarle el tiempo de acceso, 5 ms, será 102.464 ns.

Las operaciones de la red tardarán (tiempo acceso 0 ms):

$$T_{prog} + T_{acceso} + T_{transf} + T_{ultimorobo} + T_{fin} \\ 30ns(prog.) + 0ms(acceso) + 8.192ns(transf.) + (1ns + 8ns + 1ns)(robo) + 4ns(SRI) + 20ns(RTI) = 8.256ns$$

Igual que antes habrá 8 operaciones de E/S relativas al disco (32 KB / 4 KB) y 32 operaciones relativas a la red (32 KB / 1 KB). El tiempo total será:

$$5ms(acceso) + 8op.E/Sdisco \times 102.464ns + 4op.E/Sred \times 8.256ns = 5.852.736ns$$

El tiempo que está ocupada la CPU durante cada operación de E/S mediante DMA es:

$$t_{prog} + n^o accesos a memoria \times (t_{buses} + t_{memoria}) + t_{fin}$$

En el caso del disco es:

$$35ns(prog) + \frac{4096}{8bytes/int} \times [1ns + 8ns + 1ns] + 4(SRI) + 15(RTI) = 5.174ns$$

En el caso de la red es:

$$30ns(prog) + \frac{1024}{8bytes/int} \times [1ns + 8ns + 1ns] + 4(SRI) + 20(RTI) = 1.334ns$$

Por lo que el tiempo total que está ocupada la CPU es:

$$8 \times t_{CPUdisco} + 32 \times t_{CPUred} = 8 \times 5.174ns + 32 \times 1.334ns = 84.080ns$$

El porcentaje de ocupación es:

$$\frac{84.080ns}{5.852.736ns} = 1.44\%$$

T_{total de equ [CPU]} no varía.